

現在の研究テーマ

- ①電界制御技術を適用した半導体用基板の高効率CMPに関する研究（下記に研究の一例を紹介）
- ②病理診断における薄切技術の自動化に関する研究 など

電界制御技術を適用したパワーデバイス向けSiC基板の高効率CMP技術の開発

研究背景

エネルギー利用効率の向上に向け、電気エネルギー制御・変換用パワー半導体デバイスに飛躍的な性能向上が求められている。

Siパワー半導体からSiCパワー半導体への置き換えが加速

●SiCパワー半導体の特徴

- ①高い絶縁破壊電界強度  
→デバイスの大電流化, 高周波化, 小型化
- ②熱伝導性が高い  
→冷却設備の簡易化, 高効率動作  
高温動作の優位性



SiC普及の問題点

- ①基板の大口径化(4inch→6inch→8inch→.....)
- ②エピタキシャル成膜技術の高度化(品位, 成膜速度)
- ③基板加工技術の高度化  
→SiC基板は化学的, 機械的に安定な難加工材料  
・基板加工工程が製造コストの上昇の一因

SiCパワー半導体の普及→製造コスト低減・高品位化（製造コスト:Siの10倍）



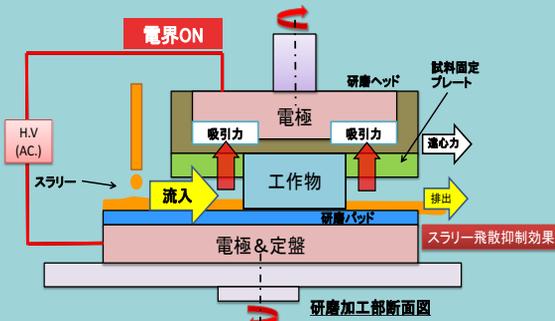
基板材料の相対研磨速度 (Si=1) (CMPの場合)

基板材料	Si	サファイア	SiC
研磨速度	1	1/40	1/5000

電界スラリー制御技術を導入したSiC基板向け高速CMP技術を開発  
→加工時間の短縮, 加工コスト低減

電界スラリー制御技術

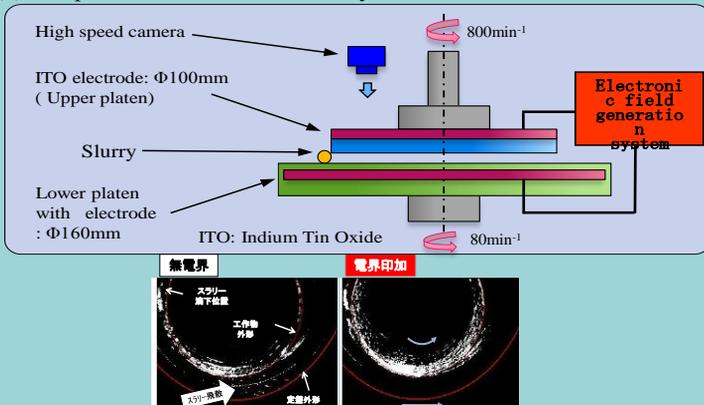
電界印加時のスラリーの流れ



電界を印加することによって、研磨界面のスラリー分布を向上  
→研磨効率向上・工作物の表面品位向上

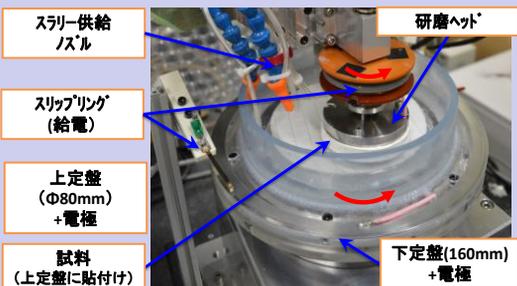
電界有無における研磨界面へのスラリー流入比較

(1)Set-up for observation test of slurry distribution

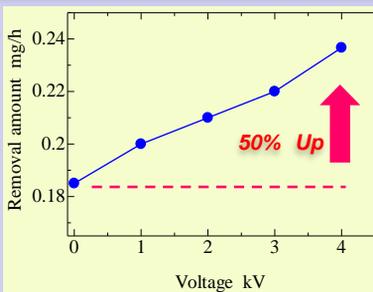


電界印加によりスラリー飛散が抑制される

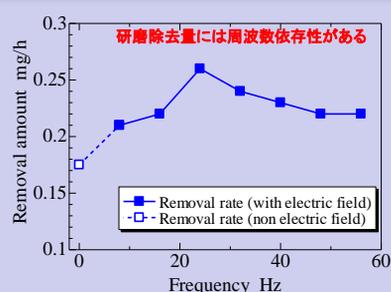
SiC基板の研磨特性



電界制御システム式研磨実験装置



印加電圧と研磨除去量の関係



印加周波数と研磨除去量の関係

電界スラリー制御技術によるCMP特性

まとめ

- 1. CMP技術に電界スラリー制御技術を適用することによって約1.5倍の研磨速度が得られる。
- 2. 研磨除去量には印加周波数依存性がある。  
→電界を効果的に与え最大の研磨速度を得るには、最適な印加周波数の設定が必要である。