電気的特性による Pt/Mo/4H-SiC(0001) 接触界面に関する研究

佐 久 間 涼*·進 藤 怜 史*·浅 野 清 光

Interface Properties of Pt/Mo/4H-SiC(0001) Contacts by Electrical Measurements

Ryo SAKUMA*, Satoshi SHINDO* and Kiyomitsu ASANO

(平成25年11月28日受理)

SiC is the compound semiconductor with excellent physical properties such as the wide band gap and high breakdown field strength, and the promising material to realize high-performance power devices. The electrode formation for the semiconductor is required to gain low resistive ohmic contacts with metal materials, but it is difficult to gain the good ohmic contact on the SiC surfaces. The Pt/Mo/4H-SiC(0001) interfaces formed by RF magnetron sputtering method have been studied by measuring the I-V properties before and after annealing, to consider influence on Schottky barrier height caused by the oxidized thin film. We calculated the ideal Schottky barrier heights by extrapolation from ideal factor and the Schottky barrier heights. The Schottky barrier height of the Mo/4H-SiC(0001) contacts indicated about 0.87eV after 500°C annealing. On the other hand, the Schottky barrier height of the Pt/Mo/4H-SiC(0001) contacts indicated about 0.72eV after 500°C annealing. These results show that the platinum thin film coating prevents the Mo electrode on 4H-SiC(0001) from oxidizing.

Keywords: 4H-SiC(0001),RF magnetron sputtering, metal/semiconductor contacts, Schottky barrierheight, Ohmic contact

1. 緒言

電気エネルギーを生成しそれを消費するまでの間 には、いくつもの段階による電力変換が行われてい る。交流・直流変換、電圧変換、周波数変換などが これにあたり、この手順において多数のパワー半導 体デバイスが用いられている。しかしながら、電力 変換のたびに、主にパワーデバイスに発生するジュー ル熱のために変換電力の約10~15%に相当するエ ネルギーが廃熱されている。したがって、パワーデ バイスの高性能化は電力利用効率の向上に繋がる、 重要なエコ技術である¹⁾。

現代におけるパワーデバイスのほとんどが Si に よって作製されているが,技術が成熟するにつれ,そ の物性に起因するデバイスの性能に限界が見え始め てきている。このような状況下で,新たなパワーデ バイス用半導体材料への期待が大きくなっており,

*秋田高専専攻科学生

秋田高専研究紀要第49号

新規半導体材料として,パワーデバイスに適した物 性値を有するといわれている SiC(シリコンカーバイ ド)への期待度が高まっている¹⁾²⁾。

従来のパワー半導体材料である Si とその物性を比較すれば,禁止帯幅が約3倍,熱伝導率が約3倍, 絶縁破壊電界強度が約10倍など,さまざまな優越点 を持っている。広い禁止帯幅と熱的安定性はこの材料が高温動作デバイスに適しているということを示 唆し,高い絶縁破壊電界強度は電力用パワーデバイ スとしての優位性を示している¹⁾。

以上の事柄から、本研究では、低接触抵抗率のオー ミック電極の作製を目的として、RFマグネトロン スパッタ法により Moナノ薄膜および Pt ナノ薄膜を 4H-SiC(0001) 面へスパッタした。そして、I-V 特性を 測定することによってショットキー障壁高さ φBと理 想因子 n を算出し、Mo/4H-SiC(0001) 界面の評価及 び考察を行った。

2. 金属 / 半導体接触 3)

半導体の電極作製の際に必要な概念である金属/ 半導体接触について述べる。整流性を示す要因とし てショットキー障壁という概念があり、その形成機 構にはショットキーモデルやバーディーンモデルと いった解釈があり、統一的な見解がなされていない ことについて説明する。また、実際のオーミック接 触の作成技術に大きく影響してくるであろう低温固 相反応について説明する。

2.1. ショットキー接触と整流現象

金属と半導体を接触させると、その金属 / 半導体接触界面にポテンシャル障壁 ϕ_B が生じる。このポテンシャル障壁によって、電子の移動が一方向のみに制限されるため、電流が片方の方向にしか流れない整流現象が現れる。このポテンシャル障壁は、ショットキー障壁あるいはショットキーバリアと呼ばれている。この障壁高さ ϕ_M は、 ϕ_M を金属の仕事関数、 χ_s を半導体の電子親和力として、1940 年に Schottky によって提案されたショットキーモデルにより、

 $\phi_{\rm B} = \phi_{\rm M} - \chi_{\rm S} \ (1)$

と書くことができる。すなわち,障壁高さ Φ_B は金属電 極の仕事関数に依るものであり,これを任意に変更す ることで定量的に制御できるということになる。しか しながら,代表的な半導体である Si や Ge, GaAs など の共有結合性の強い半導体においては,障壁高さ Φ_B は (1) 式に従わないことがわかっている。

このような半導体における障壁高さの形成機構はど のようになっているのか。1947年,Bardeenはショッ トキーモデルとは別の解釈を提案した。共有結合性の 強い半導体は、その表面にダングリングボンドを持つ ために表面準位が変わることがある。これにより、自 由表面においてもキャリアが表面準位にトラップさ れ、ショットキー障壁が生ずるという解釈であり、こ の解釈をバーディーンモデルと呼ぶ。バーディーンモ デルの意味する事は、障壁高さΦBは金属の仕事関数に 依存せず、半導体の表面準位のみによって定まるとい うことである。

これらのモデルを定量的に評価する方法を説明する。以下の(2)式で定義される界面定数を用いて,S=1の時(あるいはその値に限りなく近い時)は、ショッ

トキーモデルに依存し, S=0の時(あるいはその値に 限りなく近い時)は, バーディーンモデルに依存する。

$$S = \frac{\partial \phi_B}{\partial \phi_M} \quad (2)$$

(2)式で計算される界面定数Sがどのような意味を持つ かを説明するために、図1⁴⁾にSiO₂、GaSe、Siにおける ショットキー障壁高さ ϕ_B と電気陰性度 χ_M の関係を示 す。なおこの図では金属の仕事関数 ϕ_M ではなく金属 の電気陰性度 χ_M によって整理されているが、これは $\phi_M = \chi_M$ +const.のPaulimg-Gordyの関係があるからで ある。



図1種々の金属と各半導体に認められるショットキー障 壁と金属の電気陰性度の関係⁴⁾

図をみると, Si に現れるショットキー障壁は, 金属 の種類によらずどの金属を接触させても値はほとんど 変わっていない。S ≒ 0.05, つまりグラフの傾きは 0 に限りなく近い。すなわち, Si はバーディーンモデル に従っているということがわかる。

金属とn型半導体(以降 M/n-S を記す)の接触に ついて説明するために、図2に接触後のエネルギーバ ンド図を示す。図中の ϕ_M は金属の仕事関数、 ϕ_S は 半導体の仕事関数、 χ_S は半導体の電子親和力、E_c、 E_f、E_vはそれぞれ伝導帯下端、フェルミ準位、価電子 帯上端である。ここでは、 $\phi_M > \chi_S$ の状態を考える。



図2金属/n型半導体接触のエネルギーバンド図 (Φ_M>xs),接触後

金属に比べて半導体のフェルミ準位がより高いエ ネルギーを持っており、半導体中の伝導電子のほう が金属中の伝導電子よりも高いエネルギーを持つ。 従って、これらを接触させると、伝導電子が半導体 表面から金属へと移動し、イオン化したドナーだけ が残されることとなる。形成された空乏層により、 半導体から金属に向かって、電界が生じ、伝導電子 はこの電界により半導体から金属へと移動する向き とは逆方向の力を受け、移動は停止する。この状態 を定常状態といい、この状態からバイアスを受ける とポテンシャル障壁 ΦB により、一方向にしか電流が 流れない整流接触を示すのである。この金属側から 見たポテンシャル障壁 ΦB は、金属のフェルミ準位と 半導体表面の伝導帯下端との差で与えられ、このよ うな障壁をショットキー障壁と呼ぶ。

2.2. オーミック接触

金属と半導体を接触させてもショットキー接触にな らない場合について説明する。これは電流 - 電圧特性が 比例関係,すなわちオームの法則が成り立つ接触であ る。説明のために,以下の図2に M/n-S 接触後のエネ ルギーバンド図を示す。ここでは、φ_M< χ_sの状態を考 える。

ショットキー接触の場合とは逆に金属のフェルミ準 位が半導体のそれよりも高いため,接触させると伝導 電子は金属から半導体へと流れ込む。図3は接触後の 定常状態のエネルギーバンド図であり,この図に示す ように空乏層は形成されない。このような場合,電流-電圧特性は直線を示し,整流性が現れない。このよう な接触をオーミック接触と呼ぶ。



図3金属 /n 型半導体接触のエネルギーバンド図 (φ_M>χs),接触後

どのような半導体デバイスにおいても、電極を付け て外部回路と接続し、信号を取り出すのに整流性を示 すのは好ましくない。そのため、オーミック接触が半 導体素子の中で果たす役割は極めて大きいといえる。

実際では、半導体デバイスに電極を付けると、オー ミック接触が現れることは多くはなく、ショットキー 障壁が現れ整流性を示すことがしばしばである。良好 なオーミックコンタクトとは、金属と半導体の間で接 触抵抗が無視できるほど小さく可能な限りオーミック 性に近づけるということである。

これを実現する別の方法として,図45 に示すよう に金属と接触する半導体の表面を高キャリア濃度にす ることで,ショットキー障壁高さが高いままであって も量子力学的なトンネル効果によって障壁を自由に通 過できるようにするという方法がある。



図4 トンネル効果によるオーミックコンタクト5)

2.3. 低温固相反応

金属 / 半導体界面において,両者は室温程度の低い 温度で互いの構成原子の相互移動を伴う固相間反応が 起こる。この現象を低温固相反応と呼ぶ。

Si が Pd, Pt, Ni, Mo などのシリサイドを作る金属 と接触すると上記に述べたような低温固相反応が同じ ように起こる。200 ~ 400[°C]の温度範囲で生成され たシリサイドは,金属的性質を持ち,電気的コンタク トとして機能する。このようなシリサイドは熱的安定 性を有し,比較的低い接触抵抗率を持つので電極への 抵抗を低下させることができる可能性がある。 $^{\circ}$ また, MoSi₂ / Si 接触界面におけるショットキー障壁高さ は $\phi_B = 0.57$ [eV] という報告があり,本研究における Mo/4H-SiC(0001) 試料および Pt Mo/4H-SiC(0001) 試 料で,ショットキー障壁高さを低減させることができ る可能性がある。

一方で、半導体デバイスの小型化・省スペース化に 伴った問題点も注目されるようになっている。Alloy penetration と呼ばれる低温固相反応によるトラブルを 図 5⁷⁾ に示す。Si と Al の合金層がごく薄い Si 層を貫通 してデバイスを破壊してしまう現象である。

本実験で用いた 4H-SiC においても低温固相反応が起 こることが予想される。本研究ではこの現象の利用と 共に,以上に述べた問題点についても考察する際に考 慮に入れなければならない。



図 5 バイポーラ素子に見られる AI/Si での低温固相反応 による劣化現象⁷⁾

3. 実験方法

3.1. スパッタ装置

本研究における各試料は RF マグネトロンスパッタ法 で作製されている。以下の図 6 に使用した RF マグネト ロンスパッタ装置の概略図を示す。ロータリーポンプ, クライオポンプによりチャンバー内を 0.655[Pa] 以下の 超高真空まで排気し高純度 Ar ガスを導入した。その後, RF パワー 50[W] で,15 分間スパッタを行った。これ らのスパッタ条件を表1に示す。



図6実験で用いた RF マグネトロンスパッタ装置の概略図

投入パワー	50[W]
Ar 圧力	0.655[Pa]
Ar 純度	99.999[%]
ターゲット・試料間距離	4[cm]
スパッタ時間	15[min]

表1 本実験におけるスパッタ条件

3.2. ウェハ洗浄方法

まず,各試料を作製するため2inchのn型4H-SiCウェ ハ基盤に対して以下の手順で表面洗浄を行った。また, 洗浄・スパッタ後の写真を図9に示す。

- セミコクリーン 23 (図 7) 200cc / 10 分間 超音波洗浄器(図 8) で洗浄。
- DIW(蒸留水) 200cc×5/10分間 超音波洗浄器で洗浄。
- 3. 水切り



図7セミコクリーン23



図8実験で使用した超音波洗浄機

電気的特性による Pt/Mo/4H-SiC(0001) 接触界面に関する研究





Mo/4H·SiC(0001) Pt/Mo/4H·SiC(0001) 図9作製した試料

3.3. PDA 処理

タクトを形成する手法として最も広く用いられてい るのが PDA(;Post Deposition Annealing) である。この手 法は、コンタクト領域上にスパッタ法等で金属層を形 成し、これに熱処理を加えることで、金属層原子と半 導体基盤上原子との間で化学反応を促し、界面中間層 を形成する技術である。PDA 処理では、熱的に安定な コンタクトを作製可能などの利点があるが、SiC デバイ スに PDA 処理を行う場合、化学的に安定な SiC との反 応促進に高温(900~1000[℃]付近)の熱処理が必要 であるという欠点がある⁸⁾。これに関して本研究では、 200~300[℃] 加熱で低温固相反応を促し界面中間層 の形成を目指した。

3.4. 理想係数 n, 障壁高さ ΦB の算出方法

作製した試料は,数 mm² ~数+ mm²の大きさに分 割し,それぞれ PDA 処理を施したうえで I-V 特性を測 定し,理想係数 n と障壁高さ Φ_B の算出を行った。先ず, 実験時の試料の測定条件を以下に示す。加熱方法に関 しては,PID 制御電気炉を使った。60[min] で目標温度 まで温度を上昇させ,その後さらに同温度で 60[min] 加熱を行い,炉冷して試料が室温程度になってから測 定を行った。

SiC 試料の C 面に電極として InGa を塗布して、この面と Mo 電極面に対して Cu 電極を接触させ、I-V 特性を測定する。

② SiC 試料を PID 制御電気炉で 150℃, 300℃,
500℃加熱し①と同様にして I-V 特性を測定する。

次に,理想係数 n,ショットキー障壁高さ Φ_Bの算出 方法 ³⁾を述べる。一般的に,ショットキー障壁界面を 通過する電流が,障壁の上だけを通過するような熱拡 散電流のみであるという単純な場合は,ショットキー

秋田高専研究紀要第 49 号

接触の順方向電流密度は,

 $J = J_o(e^{\frac{qV}{kT}} - 1) \qquad (3)$

と表せる。ここで、V は電圧,q は電荷,T は絶対温度, k はボルツマン定数,J₀ は逆方向電流密度である。V \gg kT/q であるときは,指数項が1よりも非常に大きくな るため,無視できる値となる。よって,

 $J = J_0 e^{\frac{qv}{kT}}$ (4)

また,障壁の上だけではなく,量子力学的なトンネル 効果や漏れ電流がある場合には電圧が低くても電流が流 れることとなり,これについて理想係数nを使って考 慮すると,

 $\mathbf{J} = \mathbf{J}_{\mathbf{o}} \, e^{\frac{qv}{nkT}} \tag{5}$

と書き直すことができる。n=1 であれば障壁内部を通 過する電流がない,熱拡散輸送電流のみの理想状態であ ることを表している。逆に,nの値が大きければなんら かの漏れ電流が流れているというわけである。また,JO は次のように定義される。

 $J_o = A^* T^2 e^{-\frac{\varphi g}{kT}} \qquad (6)$

A* はリチャードソン定数, Φ_B はショットキー障壁高 さである。ここで, A* は次式で定義される。

 $A^* = \frac{4\pi q m_e^* k^2}{h^3}$ (7)

m*eは電子の有効質量、hはプランク定数である。本研究ではSiCのm*eを0.3m。(m。は電子の静止質量)
とし、A*を3.60×10⁵[A/m²K²]とする。ここで、両辺の常用対数をとると、

4. 実験結果・考察

本研究では、空気雰囲気中において 400℃~ 500℃ 加熱で酸化が始まる Mo 電極をスパッタした Mo/4H-SiC(0001) 試料と、さらにその上に酸化しにくい Pt を スパッタした Pt/Mo/4H-SiC(0001) 試料の 2 種類を作 製し、界面中間層による障壁高さの変化および酸化に よる障壁高さへの影響を考察した。また、各試料の C 面には電極として InGa を塗布したので、上記 2 種類の 試料の他に電極のスパッタを行わずに、InGa を 4H-SiC の電極として両面に塗った InGa/4H-SiC(0001) 試料も 用意し、結果の比較に用いた。

4.1. InGa/4H-SiC(0001) 試料における PDA 処理 前後の理想係数 n と障壁 Φ_B

以下のような手順で試料を作製した。また,加熱 処理前後のI-V測定の結果を以下の図10に,図10 の結果により算出した障壁高さ-理想係数のグラフ を図11に示す。

① SiC ウェハの洗浄。

- ② Si 面に InGa を塗布。
- ③ PDA 処理を実行(150℃加熱,300℃加熱)。

④ C 面に InGa を塗布。

実験結果では、電流密度 - 電圧特性のグラフの概 形はバリスタ特性を示した。300℃加熱では特性が 劣化している。InGaの仕事関数は 4.1 ~ 4.2[eV] で あるが⁹,ショットキーモデルに従うとすれば、理 想障壁高さは 0.5 ~ 0.6[eV] となるが、実験結果で は 0.71 ~ 0.76[eV] と少し高い値となっている。 低電圧範囲における I-V 測定の結果を見ると 300℃ 加熱ではオーミック性になっており、障壁高さも 300℃加熱では低くなっている。この結果から、 300℃加熱でInGa 合金と 4H-SiC(0001)の間に界面 中間層が形成され、その影響により障壁高さが下 がったものと考えられる。



図 10 各加熱温度における電流密度 - 電圧特性 (InGa / 4H-SiC(0001) 試料)



4.2. Mo/4H-SiC(0001) 試料における PDA 処理前 後の理想係数 n と障壁 Φ_B

半導体への電極作製後に,加熱処理を施すことで 低温固相反応を促し,接触界面にシリサイドが形成 され,良好なコンタクトが形成される場合がある。 逆に特性が劣化することもある。そこで,PDA処 理として試料を電気炉で150,300,500[℃]加熱 し,InGaをC面に塗布してから,I-V測定を行った。 その結果を以下の図12に示す。

図 12 を 見 る と, 非 加 熱, 150[℃] 加 熱, 300[℃] 加熱ではいずれもバリスタ特性を示してお り,500[℃] 加熱では完全に整流性を示しているこ とがわかる。また,500[℃] 加熱では順方向電流も 流れにくくなっているので,空気中での加熱処理に よって Mo 薄膜が酸化したものと考えられる。

また、この結果から理想係数 n とショットキー 障壁高さ ϕ_B を外挿法により算出した結果を図 13 に示す。図 13を見ると、加熱温度の上昇と共に障 壁高さ ϕ_B は高くなっている。コンタクト抵抗率は ショットキー障壁高さに依存しているため、Mo 薄 膜の酸化によってコンタクト抵抗率が増大し、それ に伴って計算結果である理想状態におけるショット キー障壁高さ ϕ_B も高くなったものと考えられる。

4.3. Pt/Mo/4H-SiC(0001) 試料における PDA 処 理前後の理想係数 n と障壁 Φ_B

一方, Mo 薄膜上に Pt をスパッタした試料では, 図 14 のような I-V 特性となった。加熱温度が高くな るにつれ整流性に近づくように見えるが,500[℃] 加熱では直前の加熱温度である 300[℃]よりも順方 向電流が流れやすいという結果になった。この事か ら,300 ~ 500[℃]加熱の間に界面反応の臨界点が あると予想し,400[℃]加熱試料,600[℃]加熱試 料を作製し I-V 特性の測定を行ったところ,400[℃] 加熱は 500[℃] 加熱よりもさらに電流が流れやすく なっていた。

続いて、図 14 の結果から理想係数 n に対する ショットキー障壁高さ Φ_Bを計算すると、以下の図 15 のようになった。400[℃] 加熱、500[℃] 加熱の 時を除けば同様の関数であり、加熱温度の上昇に伴っ て障壁高さは上昇しているが、先述の通り 400、 500[℃] 加熱では関数が変わっている。また、その 障壁高さは 400[℃] 加熱以降でほぼ一定の状態にあ り、障壁高さが飽和していることがわかる。この結 果から、400 ~ 500[℃] 加熱を行うことにより、界 面になんらかの反応が起きていることが予想できる。



(Pt / Mo / 4H-SiC(0001) 試料)



5. 結論

5.1. まとめ

本研究では、低接触抵抗率のオーミック電極の 開発を目的として、RFマグネトロンスパッタ法に より、Mo薄膜およびPt/Mo薄膜、Y薄膜をn型 4H-SiC(0001)Si面へ作製し、I-V法を用いて、理想係 数n並びにショットキー障壁高さゆBを算出し、そ の金属/半導体接触界面について評価および考察を 行った。また、Mo薄膜電極上に酸化に強いPtをス パッタすることによる Mo 電極の酸化防止効果につ いても考察をした。その結果として、次のような知 見が見られた。

- (1) 障壁高さは加熱温度の上昇と共に高くなった。
- (2) 各加熱温度における電流密度 電圧特性の比較の グラフから、Pt 薄膜による Mo 電極の酸化防止効 果を確認できた。
- (3) Pt/Mo/4H-SiC(0001) 試料では,酸化の影響は抑 えられているので加熱温度の上昇にともなう障壁 高さの増大は酸化以外の要因であることが考えら れる。
- (4) Mo/4H-SiC(0001) 試料, Pt/Mo/4H-SiC(0001) 試 料ともに界面反応が起きたと思われる変化がグラ フ上に見られる。これより加熱温度によって障壁 高さが増大したのは,加熱によって低温固相反応 が促され,障壁高さが変化したものと思われる。

5.2. 今後の課題

Pt による酸化防止効果は確認できたが、電気抵抗

の変化の仕方は酸化防止前後で変わらなかった。こ れは、加熱温度の上昇に伴って障壁高さが増加して いるのは、界面中間層が影響している可能性が高い ため、その反応について検討する必要がある。これ を調べるためには界面中間層がどのようなプロセス で形成され、それが障壁高さにどのような影響を与 えうるのかを詳細に調査する必要があると考えられ る。

また、本研究における3種類の試料では、どの試料でも障壁高さがショットキーモデルに従わずある 範囲内に落ち着くという結果になった。参考までに これまでの実験結果を用いて界面指数Sを算出する と、S≒0となったため、4H-SiCに関するショットキー 障壁の形成がバーディーンモデルに従っているとい う可能性についての検討をするということも課題と して挙げられる。

参考文献

- 1) 木本 恒暢, 高効率電力変換用 SiC パワーデバイス, 応用物理 Vol.80, pp.673-678(2011).
- 2) 松波 弘之, SiC パワー半導体開発の現状と課題, 次世代パワー半導体 NTS, pp.19(2009).
- 國岡昭夫, 上村喜一, 新版基礎半導体工学, 朝倉 書店, pp.111-118, pp.121, pp.126-128(1985).
- 4) S.Kurtin, T.C.McGill,and C.A.Mead, Phys.Rev. Lett.22, 1433 (1969).
- 5) 岸野正剛, 半導体デバイスの物理, 丸善, pp.109-110 (1995).
- 6) アスタミューゼ,技術用語 | シリサイド(2011).
- 7) 平木昭夫, 成沢忠, 表面・界面の分析と評価, オー ム社, pp.4-6 (1994).
- 8) 長谷川文夫,吉川明彦,ワイドギャップ半導体光・ 電子デバイス,森北出版, pp.17-18, pp.34-35 (2006).
- Hossam Haick, David Cahen, Making contact: Connecting molecules electrically to the macroscopic world, Progress in Surface Science 83 (2008).