

6-4 階段接合 (つづき)

空乏層の静電容量

pn 接合に外部電圧 (直流) を印加する。電圧の印加方向によって接合付近の状態が異なる。

・ 順方向バイアス状態 (Fig.1)

p 形側に**正**電圧、n 形側に**負**電圧を印加。



p 領域の正孔は電位の低い方 (n 領域) へ、
n 領域の電子は電位の高い方 (p 領域) へ移動する。
その結果、順バイアス状態では空乏層幅は狭くなる。

順方向バイアス状態

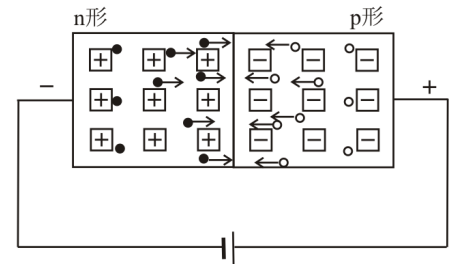


Fig.1 順バイアス状態

・ 逆方向バイアス状態 (Fig.2)

p 形側に**負**電圧、n 形側に**正**電圧を印加。



p 領域の正孔は電位の低い方 (- 極側) へ、
n 領域の電子は電位の高い方 (+ 極側) へ移動する。
その結果、逆バイアス状態では空乏層幅が広くなる。

逆方向バイアス状態

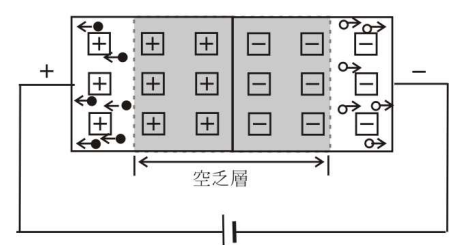


Fig.2 逆バイアス状態

空乏層のモデル化

pn 接合の空乏層には、正負の空間電荷が存在しているので、Fig.3 に示すように、これを空乏層幅 d の電極間隔を持つ 2 枚の平板コンデンサ (容量) と見なすことができる。

逆バイアスの電圧の大きさを変化させると空乏層の幅 d が変わるため、空乏層 (コンデンサ) の静電容量 C もまた変化する。

逆バイアス

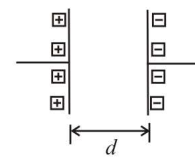
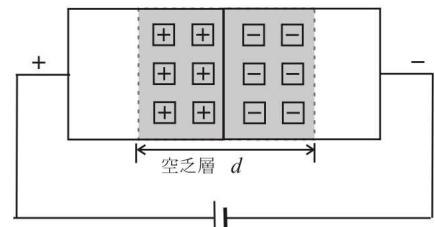


Fig.3 空乏層の静電容量

空乏層容量

次に空乏層の静電容量 C を表す式を求める。空乏層にたまった単位面積あたりの電荷 Q は

$$\begin{aligned} Q &= q \cdot N_D \cdot x_n = q \cdot N_D \frac{N_A}{N_D + N_A} d \\ &= \sqrt{\frac{2\epsilon q N_A N_D}{N_D + N_A}} (V_D - V) \end{aligned}$$

となる。これより、空乏層の静電容量 C は

$$C = \left| \frac{dQ}{dV} \right| = \sqrt{\frac{\epsilon q N_A N_D}{2(N_D + N_A)} \frac{1}{(V_D - V)}} \quad \cdots(6.25)$$

と表される。静電容量 C と空乏層幅 d の積をとると、

$$Cd = \epsilon_r \epsilon_0$$

となる。一方、Fig.4 に示す（真空中の）平板コンデンサの容量 C_0 は

$$C_0 = \epsilon_0 \frac{S}{d}$$

と表される（ S は電極の面積）。上の二式を比べると、 C は物質中の電極の間隔 d の単位面積あたりの静電容量と考えることができる。この静電容量は、**空乏層容量**(depletion layer capacitance) または **接合容量**(junction capacitance) と呼ばれる。(6.24) および (6.25) 式から、逆バイアス電圧 $-V$ が大きくなると空乏層幅 d は広がり、容量 C は小さくなることが分かる。容量 C と外部電圧 V の関係を考えると

$$\frac{1}{C^2} = \frac{2(N_D + N_A)}{\epsilon q N_D N_A} (V_D - V) \quad \cdots (6.26)$$

となり、 $1/C^2$ と V の関係は Fig.5 のようになる。すなわち、特性直線を $1/C^2 = 0$ まで伸ばす（外挿という）と、そのときの電圧値が拡散電位となる。

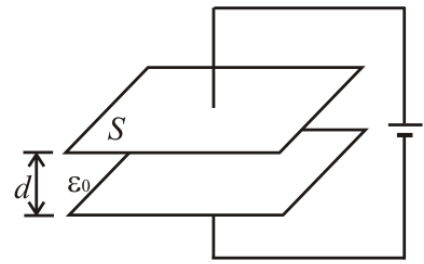


Fig.4 平板コンデンサ

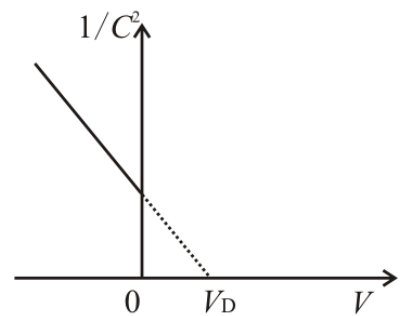


Fig.5 電圧-容量特性